

c d

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-145020

(43)Date of publication of application : 29.05.1998

(51)Int.Cl.

H05K 1/03
B32B 15/08
B32B 15/08
C08G 59/62

(21)Application number : 08-314256

(71)Applicant : TOSHIBA CHEM CORP

(22)Date of filing : 11.11.1996

(72)Inventor : UEKI MASAAKI

(54) LAMINATED BOARD FOR SMALL-EXPANSION COEFFICIENT PRINTED CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a laminated board for small-expansion coefficient printed circuit that is suitable for mounting a semiconductor device in a package form with a small thermal expansion coefficient such as a CLCC(ceramic leadless chip carrier) and a TSOP(thin small outline package) with a small thermal expansion coefficient and an improved through hole reliability, a prepreg for laminated boards used for it, and a small-expansion coefficient resin composition.

SOLUTION: A laminated board for small-expansion coefficient printed circuit that is formed in one piece by heating and pressurization using a prepreg for laminated boards, where a small-expansion coefficient resin composition with an epoxy resin with naphthalene framework (A), tetrabromobisphenol A (B), and phenol resin with dicyclopentadienyl framework as essential constituents is applied, impregnated, and dried, is provided for a fiber base as an insulation layer in a laminated board for printed circuit where a conductive layer is provided on at least one surface of the insulation layer, a small-expansion coefficient resin composition used for it, and a prepreg for laminated boards are provided.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-145020

(43)公開日 平成10年(1998)5月29日

(51)Int.Cl.⁶
H 05 K 1/03
B 32 B 15/08
C 08 G 59/62

識別記号
6 1 0
1 0 5

F 1
H 05 K 1/03
B 32 B 15/08
C 08 G 59/62

審査請求 未請求 請求項の数3 FD (全4頁)

(21)出願番号 特願平8-314256

(22)出願日 平成8年(1996)11月11日

(71)出願人 390022415
東芝ケミカル株式会社
東京都港区新橋3丁目3番9号
(72)発明者 上木 正曉
神奈川県川崎市川崎区千鳥町9番2号 東
芝ケミカル株式会社川崎工場内
(74)代理人 弁理士 諸田 英二

(54)【発明の名称】 低膨張率プリント回路用積層板

(57)【要約】

【課題】 本発明のプリント回路用積層板などは、熱膨張率が小さく、スルーホール信頼性に優れたもので、C L C C、T S O P等の半導体装置の実装に好適なものを得るものである。

【解決手段】 本発明は、絶縁層の少なくとも片面に導電層を設けたプリント回路用積層板において、絶縁層として繊維基材に、(A) ナフタレン骨格を有するエポキシ樹脂、(B) テトラプロモビスフェノールA、(C) ジシクロペンタジエニル骨格を有するフェノール樹脂を必須成分とする低膨張率樹脂組成物を塗布・含浸・乾燥した積層板用プリプレグを用いて、加熱加圧一体に成形してなる低膨張率プリント回路用積層板あり、また、それに用いる低膨張率樹脂組成物および積層板用プリプレグである。

【特許請求の範囲】

【請求項1】 絶縁層の少なくとも片面に導電層を設けたプリント回路用積層板において、該絶縁層として、繊維基材に(A)ナフタレン骨格を有するエポキシ樹脂、(B)テトラプロモビスフェノールAおよび(C)ジシクロペニタジエニル骨格を有するフェノール樹脂を必須成分とする低膨張率樹脂組成物を塗布含浸・乾燥した積層板用プリプレグを用いて、加熱加圧一体に成形してなることを特徴とする低膨張プリント回路用積層板。

【請求項2】 繊維基材に、(A)ナフタレン骨格を有するエポキシ樹脂、(B)テトラプロモビスフェノールAおよび(C)ジシクロペニタジエニル骨格を有するフェノール樹脂を必須成分とする低膨張率樹脂組成物を塗布含浸・乾燥してなることを特徴とする積層板用プリプレグ。

【請求項3】 (A)ナフタレン骨格を有するエポキシ樹脂、(B)テトラプロモビスフェノールAおよび(C)ジシクロペニタジエニル骨格を有するフェノール樹脂を必須成分としてなることを特徴とする積層板用低膨張率樹脂組成物。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、パッケージ形態がCLCC (Ceramic Leadless Chip Carrier)、T S O P (Thin Small Outline Package) 等の熱膨張率の小さい半導体装置の実装に適し、スルーホール信頼性に優れたプリント回路用積層板およびそれに用いる積層板用プリプレグ、低膨張率樹脂組成物に関する。

【0002】

【従来の技術】 近年の電子技術の革新は目覚ましく、電子機器のダウンサイジングは止まるところを知らない。それは半導体の高集積化、半導体パッケージの小形化及び実装技術の高密度化の技術によるものであり、CLCC、T S O P等の半導体装置、すなわち半導体チップサイズに比してわずかに大きい程度のパッケージサイズの半導体装置が多用され始めている。ところが、従来、産業用機器のプリント回路用積層板として用いられてきたガラスクロス等の基材に、熱硬化性樹脂を含浸・乾燥したプリプレグと銅箔を加熱加圧一体に成形してなる銅張積層板は、必ずしもCLCC、T S O P等の半導体装置の実装に適したものとは言えない。CLCCはパッケージ材質がセラミックスであり、一般に用いられるガラス基材エポキシ積層板とは熱膨張率が大きく異なる上に、熱応力を吸収するリードを持たない。T S O Pはパッケージ材質がエポキシ封止材であっても、シリコンチップに対しての樹脂封止材の量が少なく、全体の熱膨張率は従来のパッケージに比べて非常に小さくリードも大変短い。そのため両者ともガラス基材エポキシ積層板上に実装した場合、熱膨張率不整合による半田クラック不良が多発する欠点がある。

【0003】

【発明が解決しようとする課題】 本発明は、上記の事情に鑑みてなされたもので、熱膨張率が小さく、スルーホール信頼性に優れたCLCC、T S O P等の熱膨張率の小さいパッケージ形態の半導体装置の実装に最適な、低膨張率プリント回路用積層板およびそれに用いる積層板用プリプレグ、低膨張率樹脂組成物を提供しようとするものである。

【0004】

【課題を解決するための手段】 本発明者は、上記の目的を達成しようと鋭意研究を重ねた結果、ナフタレン骨格を有する特定のエポキシ樹脂、特定のフェノール樹脂を用いることによって、上記の目的を達成できることを見いだし、本発明を完成したものである。

【0005】 即ち、本発明は、絶縁層の少なくとも片面に導電層を設けたプリント回路用積層板において、絶縁層として繊維基材に、(A)ナフタレン骨格を有するエポキシ樹脂、(B)テトラプロモビスフェノールAおよび(C)ジシクロペニタジエニル骨格を有するフェノール樹脂を必須成分とする低膨張率樹脂組成物を塗布含浸・乾燥した積層板用プリプレグを用いて、加熱加圧一体に成形してなることを特徴とする低膨張率プリント回路用積層板である。また、それに用いる積層板用プリプレグおよび低膨張率樹脂組成物である。

【0006】 以下、本発明を詳細に説明する。

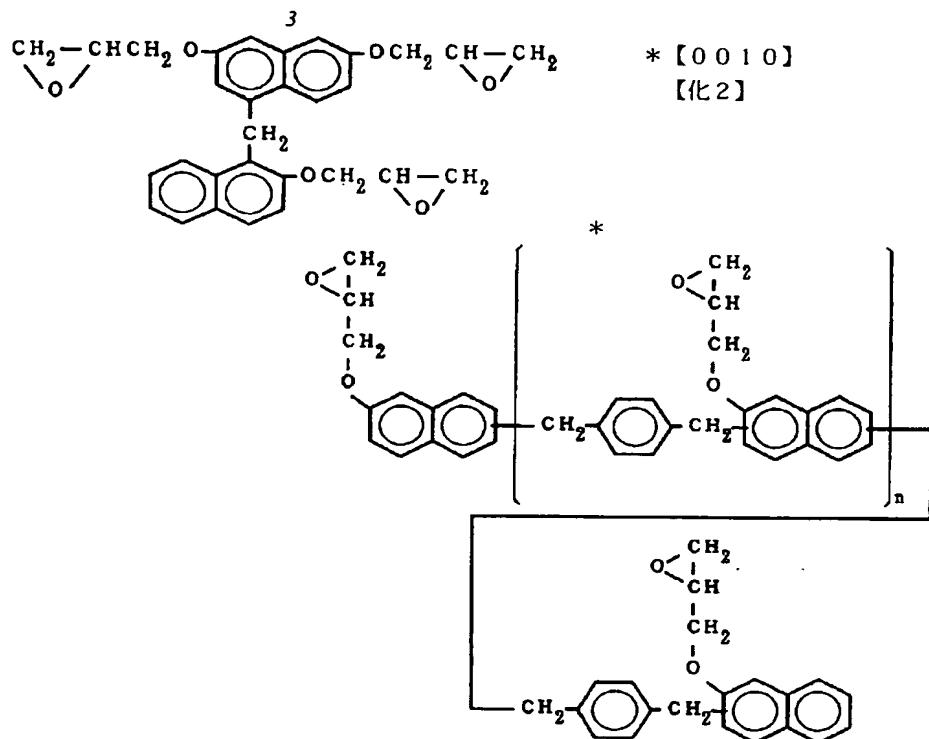
【0007】 本発明のプリント回路用積層板は、絶縁層として繊維基材に低膨張率の樹脂組成物を含浸・乾燥させたプリプレグを用いる。ここで用いる繊維基材としては、ガラスクロス、ガラスペーパー、紙、合成繊維(アラミド、フッ素樹脂、ポリイミド樹脂)等からなる不織布や織布、金属繊維からなる織布やマット類等、熱硬化性樹脂積層板に用いられるものは全て使用することができる。本発明の低膨張性を活かすには、ガラスクロス、アラミドペーパーなど膨張率の小さい基材を用いることが望ましい。これらの基材は単独または混合して使用することができる。本発明の低膨張率樹脂組成物としては、溶媒を加えて基材に含浸しやすいように粘度調整を行ったものを使用する。この低膨張率樹脂組成物としては、(A)ナフタレン骨格を有するエポキシ樹脂、

(B)テトラプロモビスフェノールA、(C)ジシクロペニタジエニル骨格を有するフェノール樹脂を必須成分として配合したものである。

【0008】 ここで用いる(A)ナフタレン骨格を有するエポキシ樹脂としては、例えば次記の一般式、

【0009】

【化1】

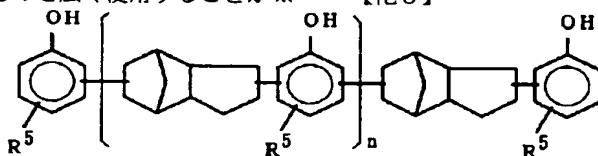


具体的には、HP-4032（大日本インキ化学工業社製、商品名）等が挙げられ、これらは単独又は混合して使用することができる。ナフタレン骨格を有するエポキシ樹脂の他に、低膨張率樹脂組成物のガラス転移点を調節するため、液状エポキシ樹脂や多官能エポキシ樹脂を配合することができる。（B）テトラプロモビスフェノールAは通常使用されているものを広く使用することが※

※できる。テトラプロモビスフェノールAは、難燃剤として用いるもので全体の樹脂固形分に対して臭素含有量が15%以上になるように配合することが望ましい。また、（C）ジシクロペンタジエニル骨格を有するフェノール樹脂としては、例えば、次記の一般式、

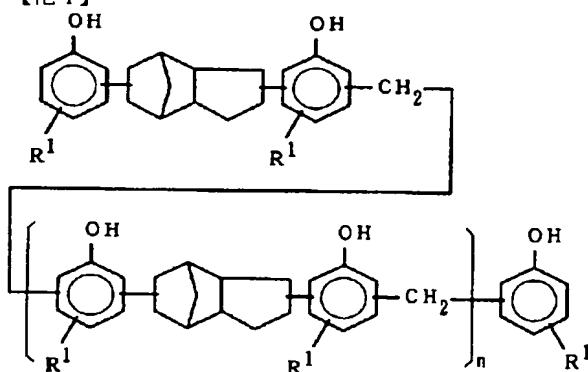
【0011】

【化3】



【0012】

【化4】



具体的には、DPP-600M（日本石油化学社製、商品名）等が挙げられ、これらは単独又は混合して使用す

ことができる。これらの各成分を配合して容易に低膨張率樹脂組成物とすることができます。低膨張率樹脂組成物に溶媒を加えてワニスとするが、ワニスには本発明の目的に反しない範囲において、着色剤、補強剤、高熱伝導性あるいは低誘電率の充填剤を配合することができる。熱伝導性の良い充填剤としては、水酸化アルミニウム等が挙げられ、また低誘電率の充填剤としてフッ素樹脂粉末、中空ガラスビーズ等が挙げられる。また、必要に応じてタルク、炭酸カルシウム等を適宜配合することができる。

【0013】本発明の積層板用プリプレグは、こうして得たワニスを、上述した繊維基材に含浸・乾燥して容易に製造することができる。このプリプレグを絶縁層として使用する。

【0014】本発明のプリント回路用積層板において、

絶縁層の少なくとも片面に形成する導電層は、金属箔、金属鍍金層、導電性ペースト層等で回路形成が可能なものであればよい。特に銅箔等の金属箔を使用する場合には、上述したプリプレグを複数枚重ねて、その少なくとも片面に金属箔を配置し、ステンレス板間に挟み加熱プレスによって一体に積層成形し、選択エッチングにより導電層を形成することができるので、大量生産に適しておりその製造上のメリットは大きい。金属鍍金層を用いる場合には、接着剤付積層板を作り接着剤の表面に必要な部分のみ鍍金して導電層を形成させる。また導電性ペースト層で回路形成する場合には、積層板の表面にスクリーン印刷等によって導電層を形成することができる。

【0015】上述した金属箔、プリプレグを組み合わせて加熱加圧一体に成形して低膨張率のプリント回路用積層板を製造することができる。こうして製造した低膨張率プリント回路用積層板は、CLCC、TSOP等の面方向の熱膨張率の小さい半導体装置を実装する回路板として好適に使用できる。

【0016】

【作用】本発明のプリント低膨張率回路用積層板は、低膨張樹脂組成物を用いたことによって低膨張率を得ることができたものである。この低膨張率樹脂組成物は、ポリシクロ構造のジシクロペンタジエン骨格と配向性の良いナフタレン骨格を有するため、通常用いられているビスフェノールA型エポキシ樹脂より低膨張率である。また、ビスフェノールA型エポキシ樹脂より密度が小さく、同一厚さの積層板を得るのに要する樹脂量を減らすことができるため、低膨張効果をさらに高めることができた。また難燃剤としてテトラブロモビスフェノールAを用いることによって、従来難燃剤として使用していた臭素化エポキシ樹脂を多量に加えることによる樹脂特性への影響を最小限に抑制して、低膨張効果と同時に難燃性を付与させたものである。この低膨張率樹脂組成物の*

*低膨張性は積層板の面方向、厚さ方向の両方に有効であり、CLCC、TSOP等の膨張率の低い半導体装置の実装接続安定性および高いスルーホール安定性を備えた優れたプリント回路用積層板とすることができたものである。

【0017】

【実施例】本発明を実施例によって具体的に説明するが、本発明はこれらの実施例によって限定されるものではない。

10 【0018】実施例

ナフタレン骨格を有するエポキシ樹脂HP-4032（大日本インキ化学工業、商品名）67部、テトラブロモビスフェノールA33部に対し、硬化剤としてジシクロペンタジエニル骨格を有するフェノール樹脂DPP-600M（三井石油化学社製、商品名）59.3部を配合して低膨張率樹脂組成物とした。この組成物をメチルエチルケトンに溶解して積層用ワニスとした。このワニスを塗工機で厚さ0.18mmのガラスクロスに含浸・乾燥し半硬化状態として積層用プリプレグを得た。このプリプレグ8

20 枚の両面に銅箔を重ねてステンレス板間に挟み、加熱加圧一体に成形して厚さ1.6mmの低膨張率のプリント回路用積層板を製造した。

【0019】比較例

厚さ1.6mm汎用ガラス基材エポキシプリント回路用積層板（FR-4グレード）を用意した。

【0020】実施例および比較例のプリント回路用積層板について、面方向と厚み方向の熱膨張率、TSOPの接続安定性、スルーホール信頼性を試験したのでその結果を表1に示した。本発明は各特性のバランスに優れており、本発明の効果が確認された。

【0021】

【表1】

(単位)

特性	例	実施例	比較例
熱膨張率性 (ppm/k) *1			
CTE _z ,		14.0	17.6
CTE _x		52.2	78.7
TSOP接続安定性 (サイクル数) *2		200 OK	160 NG
スルーホール信頼性 (サイクル数) *2		400 OK	320 NG

*1：熱膨張率測定範囲 CTE_z 25~125°C

*2：TSOP接続安定性、スルーホール信頼性試験条件

気中ヒートサイクル、-40°C~150°C・1h

【0022】

【発明の効果】以上の説明および表1から明らかのように、本発明のプリント回路用積層板、積層板用プリブ

レグ、低膨張率樹脂組成物は、熱膨張率が小さく、スルーホール信頼性に優れたもので、CLCC、TSOP等の半導体装置の実装に好適なものである。